

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(11) $\pi = 8.222 \dots$

(1) 公報 1957 年 1 月 1 日

উপস্থাপনা =

— 1
A
L

(11)代理人 弁護士 小西 誠典

【実施例 1】

2 段ニツピング加工によりインナーリードの厚さがリードフレーム素材の厚さより厚み状に形成されたリードフレームを用いた半導体装置であつて、前記リードフレームは、リードフレーム素材より厚み状のインナーリードと、該インナーリードに一体的に連結したリードフレーム素材と同じ厚さの外周部材とを有する。また、該インナーリードの外周側においてインナーリードに対して厚み方向に突出して設けられており、該突起の先端部は、半導体素子からなる突起部を覆ひ、該突起部を防止層層から露出させて、該突起部の外周側の側面を防止層層から露出させており、インナーリードは、断面形状が略方形で第 1 面、第 2 面、第 3 面、第 4 面の 4 面を有しており、かつ第 1 面はリードフレーム素材と同じ厚さの他の部分の一方の面と同一平面上にあつて第 2 面に向き合つており、第 3 面、第 4 面はインナーリードの内側に向かつて凹んだ形状に形成されていることを特徴とする層状型半導体装置。

【実施例 2】 2 段ニツピング加工によりインナーリードの厚さがリードフレーム素材の厚さより厚み状に形成されたリードフレームを用いた半導体装置であつて、前記リードフレームは、リードフレーム素材より厚み状のインナーリードと、該インナーリードに一体的に連結したリードフレーム素材と同じ厚さの外周部材とを有する。また、該インナーリードの外周側においてインナーリードに対して厚み方向に突出して設けられており、該突起の先端部の一部を防止層層から露出させて突起部とし、該突起部の外周側の側面を防止層層から露出させており、インナーリードは、断面形状が略方形で第 1 面、第 2 面、第 3 面、第 4 面の 4 面を有しており、かつ第 1 面はリードフレーム素材と同じ厚さの他の部分の一方の面と同一平面上にあつて第 2 面に向き合つており、第 3 面、第 4 面はインナーリードの内側に向かつて凹んだ形状に形成されていることを特徴とする層状型半導体装置。

【実施例 3】 図 1 ないし 2 において、半導体素子はインナーリード間に設けられ、該半導体素子の電極部はワイヤにてインナーリードと電気的に接続されていることを特徴とする層状型半導体装置。

【実施例 4】 図 3 において、リードフレームはダイパッドを有しており、半導体素子はダイパッド上に搭載され、固定されていることを特徴とする層状型半導体装置。

【実施例 5】 図 3 において、リードフレームはダイパッドを持たないもので、半導体素子はインナーリードとともに高粘度固定テープにより固定されていることを特徴とする層状型半導体装置。

【実施例 6】 図 1 ないし 2 において、半導体素子は半導体素子の電極部側の面をインナーリードの第 2 面

に施した層状構造により固定されており、該半導体素子の電極部はワイヤにてインナーリードの第 1 面と電気的に接続されていることを特徴とする層状型半導体装置。

【実施例 7】 図 1 ないし 2 において、半導体素子はバンプによりインナーリードの第 2 面に固定された電気的にインナーリードと接続していることを特徴とする層状型半導体装置。

【発明の効果】

(0001)

（従来の技術）本発明は、半導体素子の多量に於いて対応して、アウターリードの位置ずれ（スキュー）やアウターリードの半導体（コブラテリティー）の不均一性等を、リードフレームを用いた層状型半導体装置に於ける。

(0002)

（従来の技術）従来の用いられている層状型半導体装置（プラスチックリードフレームパッケージ）は、一面に図 1 (a) に示されるような構造であり、

半導体素子 1510 を搭載するダイパッド 1511 の両側の区画と電気的接続を行うためのアウターリード 1513、アウターリード 1513 に一体となったインナーリード 1512、該インナーリード 1512 の先端部と半導体素子 1520 の電極パッド 1521 とを電気的に接続するためのワイヤ 1530、半導体素子 1520 を封止して外からの応力、汚染から守る層 1540 からなっており、半導体素子 1520 をリードフレームのダイパッド 1511 上に搭載した場合には、層 1540 により封止してパッケージとしたもので、半導体素子 1520 の電極パッド 1521 に対応する位置のインナーリード 1512 を必要とするものであり、そして、このような層状型半導体装置の見掛けとして用いられる（参照）リードフレームは、一面に図 1 (b) に示すような構造のもので、半導体素子を搭載するためのダイパッド 1511 と、ダイパッド 1511 の周囲に設けられた半導体素子と接続するためのインナーリード 1512、該インナーリード 1512 に接続して外周部材との面識を行うためのアウターリード 1513、層状型半導体装置のダムとなるダムバー 1514、リードフレーム 1510 全体を支持するフレーム（基） 1515 からなり、図 3、コパール、42 番金（42 ミニマル合金）、鉛を含有するような合金に包まれた金線を用い、プレスもしくはエッチングにより形成されている。図 1 (b) (c) は、図 1 (b) (イ) に示すリードフレーム半導体装置の F1-F2 における断面図である。

(0003) このようなリードフレームを用いた層状型半導体装置（プラスチックリードフレームパッケージ）において、半導体素子の電極部側の面と半導体素子の基板上の電極部とを電気的に接続する。本発明は、半導体素子の電極部側の面をインナーリードの第 2 面

(4)

44-38861-2205

面、第2面、第3面、第4面の4面を有しており、かつ第1面はリードフレーム基板と隣接する他の部分の一方の面と同一平面上にあって第2面に向を合っており、第3面、第4面はインターリードの内側に向かって凹んだ形状に形成されていることを特徴とするものである。また、この種の指形止型基板は、2層エッチング加工によりインターリードの面がリードフレーム基板上の面よりも厚みに形成されたリードフレームを有した基板体であって、前記リードフレームは、リードフレーム基板よりも厚みのインターリードと、インターリードに一体的に形成したリードフレーム基板と同じ高さの外周部とを有するたの形状の導電性を有し、且つ、導電性はインターリードの外周部においてインターリードに対して厚み方向に連続して設けられており、導電性の元素を防止用塗層膜から露出させて導電性とし、導電性の外周側の面は、防止用塗層膜から露出させており、インターリードは、前記導電性が弱くて第1面、第2面、第3面、第4面を有しており、かつ第1面はリードフレーム基板と隣接する他の一方の面と同一平面上にあって第2面に向を合っており、第3面、第4面はインターリードの内側に向かって凹んだ形状に形成されていることを特徴とするものである。そして、上記において、基板体基板は、インターリード部上に形成する導電性の導電性（パッド）にワイヤにてインターリードと電気的に接続されていることを特徴とするものである。また、リードフレームはダイパッドを有し、基板体基板はダイパッド上に形成、固定されていることを特徴とするものであり、インターリードはダイパッドを有しないもので、基板体基板はインターリードとともに導電性テープにより固定されていることを特徴とするものである。また、上記において、リードフレームはダイパッドを有しないもので、基板体基板はインターリードとともに導電性固定テープにより固定されていることを特徴とするものである。また、上記において、基板体基板は、導電性導電性（パッド）部の面をインターリードの裏面に導電性塗層膜により固定されており、該基板体基板の導電性（パッド）はワイヤによりインターリードの面、この電気的に接続されていることを特徴とするものである。また、上記において、基板体基板は、パンプによりインターリードの第2面に固定され、電気的にインターリードと接続されていることを特徴とするものである。また、上記において、導電性の元素面は導電性から露出する導電性を有し、導電性を防止用塗層膜から露出させる場合、導電性からなる導電性は防止用塗層膜から露出したものが一般的であるが、必ずしも露出する必要はない。また、導電性の外周側の面は防止用塗層膜から露出させて、その面を用いる場合もあるが、防止用塗層膜から露出させて露出を防止するを介して保護膜で覆ってもよい。

(0008)

(作製) 本発明の作製法は、半導体装置に、上記のように形成することにより、リードフレームを有した半導体装置を形成することにより、多ピン化に対応でき、且つ、図2の図13 (b) に示す導線リードフレームを有した装置のように、アフターリードのフォエミング工程を必要としないため、これらの工程に起因して発生していたアフターリードのスニューの問題やアフターリードのニシビ(コープラリティー)の問題を全く無くすることができ、半導体装置の構造を単純とするものである。すなわち、2段エッチング工程によりインターリードの形成が主の層よりも厚みに外層加工された。従ち、インターリードを形成に加工程された多ピンのリードフレームを有することにより、半導体装置の多ピン化に対応できるものとしている。更に、図2より、図13に示す2段エッチングにより作製された、リードフレームを有することにより、インターリード部の第2層は半導体を保護でき、ワイヤボンディング性の良いものとしている。また第1層も半導体で、第3層、第4層はインターリードに存在するたのインターリード部は、固定しておき、且つ、ワイヤボンディングの容易性を高くせらる。

00091

(実施例) 本発明の磁気停止型半導体装置の実施例を説明する。図1は、本発明の磁気停止型半導体装置の構成を示すブロック図である。図1(a)は、本発明の磁気停止型半導体装置の正面図であり、図1(b)に図1(a)のA1-A2におけるインターリード間の断面図、図1(c)に図1(a)のB1-B2における端子区画の断面図、図2(a)に本発明の磁気停止型半導体装置の背面図であり、図2(b)はその上面図、図2(c)は下面図を示している。図1、図2中、100は半導体基盤、110は半導体材料層、111は保護膜(パッド)、120はワイヤ、130はリードフレーム、131はインターリード、131Aは第1段、131ABは第2段、131ACは第3段、131ADは第4段、133は導電性膜、133Aは導電性膜、133Bは側面、133Sは先端部、135はダイパッド、140は磁気停止用磁性層である。本発明の磁気停止型半導体装置においては、図1(a)に示すように、半導体材料110は、インターリード間に設けられ、半導体材料は、図1(a)で半導体材料110の表面(パッド)111を上にして、半導体材料110の表面(パッド)111上に形成され、導電性膜133によりパッド135上に形成され、固定されることにより行われる。また、導電性膜(パッド)111はインターリード131の第2段131ABにてワイヤ120により、電気的に接続されている。本発明の磁気停止型半導体装置100と外部との電気的接続は、導電性133の先端部133Sが付けられた基板の中心からなる導電性133Aを介してプリント基板へ接続されることにより行われる。本発明の半導体装置において、必ずしも磁気

11は周波数、350に共振用テープである。共振用テープは250において、共振周波数310に、バンド311によりインターリード331の第2面331aに固定され、さらにインターリード331と固定している。リードフレーム330は、図10(a)、510(b)に示す形状のもので、図11に示す二重構造により共振したものを示している。511は、(b)に示す形状のものである。

10 万の距離の2WAよりも大きくなっており、かつ、インターリード331の第2面331Aはインターリードの内部に向かって凹んだ形状で、第1面331Aが凸面であることより、インターリードの脱離化に力点があるとともに、インターリード331の第2面331Aにおいて、第2面2面とパンプにて密着的に接する際には、図1(c)(d)のように接点が生じるものとしている。また、第2面2面の場合も、第2面1面と第2面2面の接点に、第2面2面300と第2面2面との密着な接点に、第2面331先頭面に接した状態の半田からなる第2面331Aを介してプリント基板へ接続されることにより行われる。

(002) 反射線の強度は、図 1 のように、 θ の増加と共に増加し、図 2 に示すニッチングにより形成された Li_2O を用いたものがある。

が、半導体装置自体の駆動方式にはほぼ同じ工程である。異なる点は、図5例1の半導体装置の場合には半導体素子をインターリードに固定した状態でワイヤボンディングを行い、駆動禁止しているのに対し、図5例2の半導体装置の場合には、半導体素子10をインターリード3より11にバンプを介して固定して電気的に接続した状態で駆動禁止している或る程度一度駆動禁止後のプロセスによる半導体部分の腐蝕、異分子の形成に、図5例1の半導体装置の場合と同じである。

[illegible]

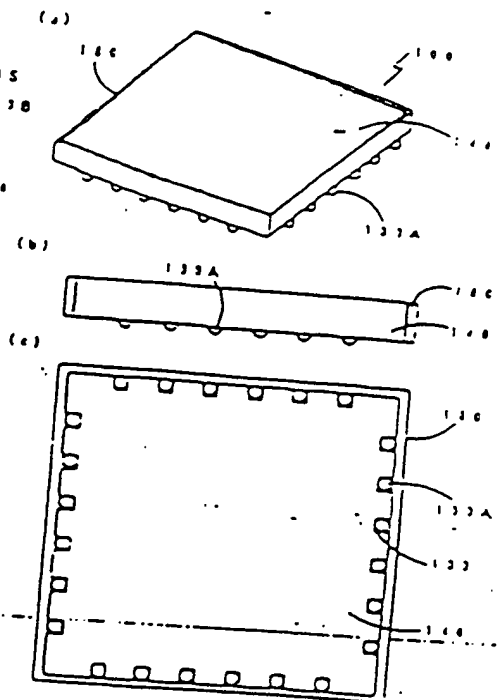
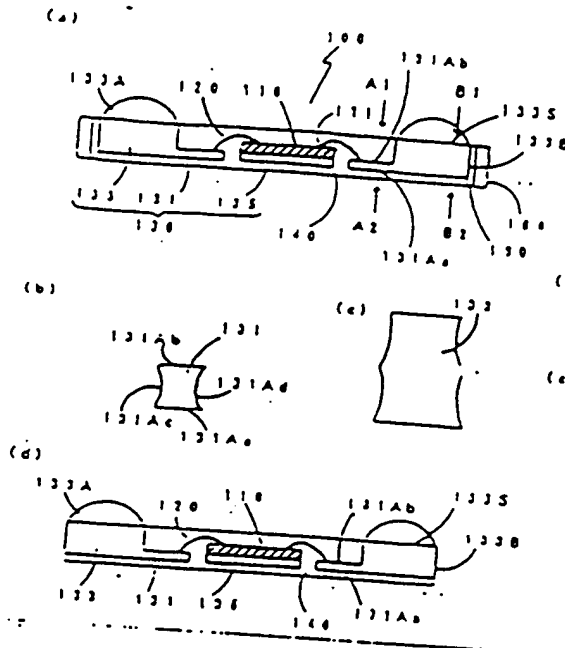
(10025)において、系図例4の既知禁止型系図系を挙げろ。答7(a)は系図例4の既知禁止型系図系の既図面であり、答7(b)は図7(a)のA7-A8におけるインターリード面の既図面で、図6(c)は図6(a)のB7-98における既型区画の既図面である。(問1)系図例4の生成系図の既知系図例1とは同じとなるが、図は違った。図7中、400には既型区画、410には既型系図、411にバンド、430に

190		ードフレイム面	
260	日	1331A b	
270	日	イニング面	
270	日	1410	
270	日	ードフレイム面	
270	日	1420	
270	日	オトレジスト	
270	日	1430	
270	日	ジストパターン	
270	日	1440	
270	日	ンナーリード	
270	日	1510	
270	日	ードフレイム	
270	日	1511	
270	日	イパッド	
270	日	1512	
270	日	ンナーリード	
270	日	1512A	
270	日	ンナーリード先頭部	
270	日	1513	
270	日	クターリード	
270	日	1514	
270	日	ムバー	
270	日	1515	
270	日	レーム部 (内蔵)	
270	日	1520	
270	日	部表示	
270	日	1521	
270	日	部 (パッド)	
270	日	1530	
270	日	イ	
270	日	1540	
270	日	止用面	

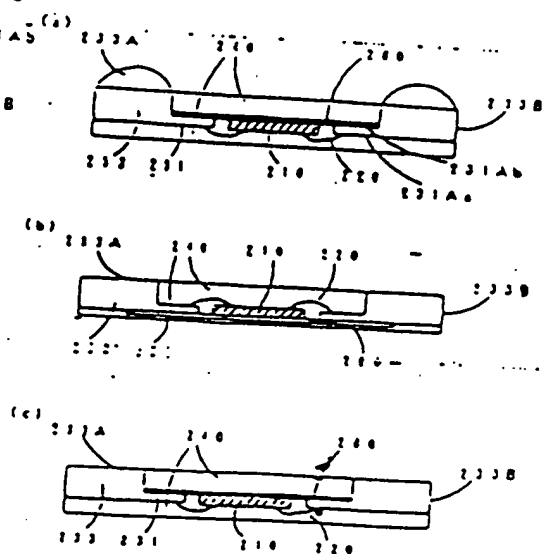
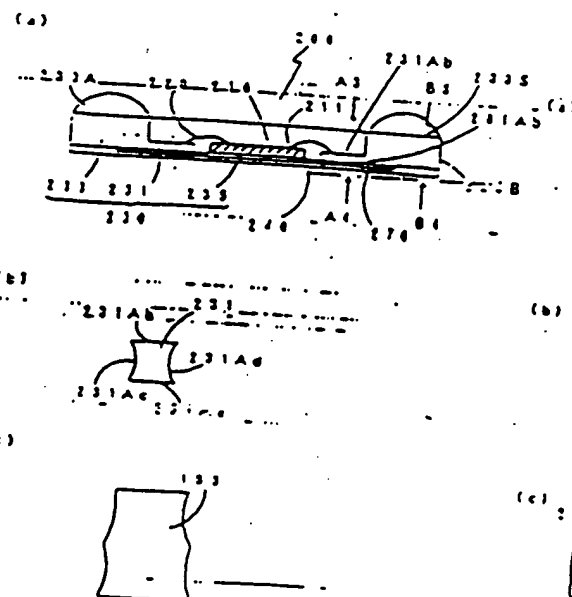
(11)

W229-2205

(21)



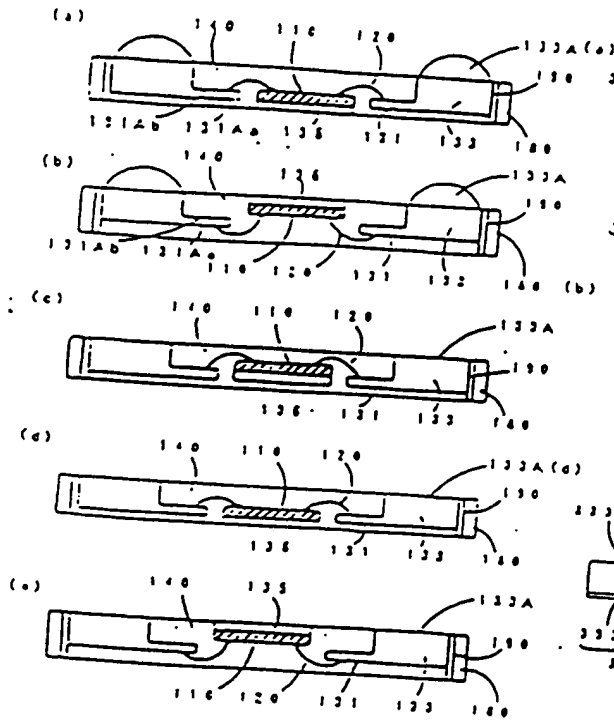
(24)



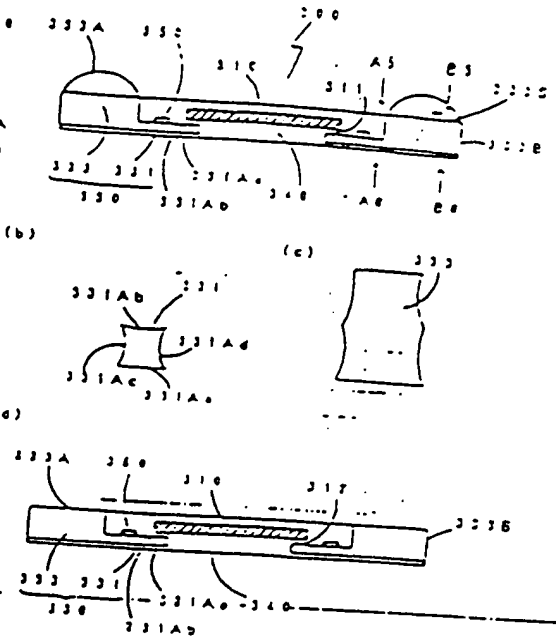
(12)

第 9-2203 号

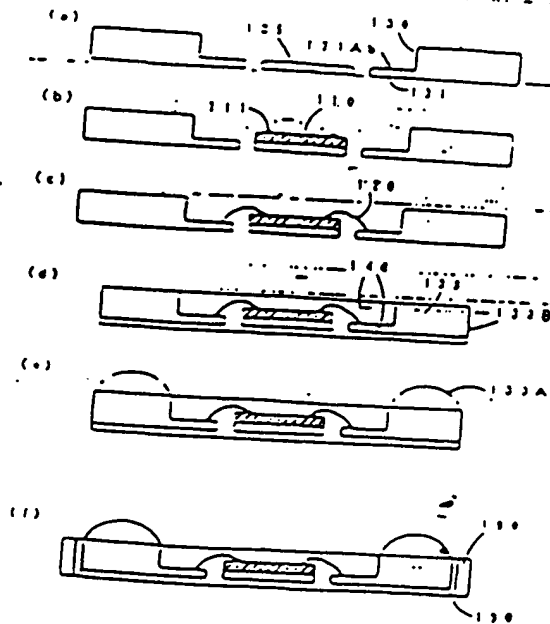
(23)



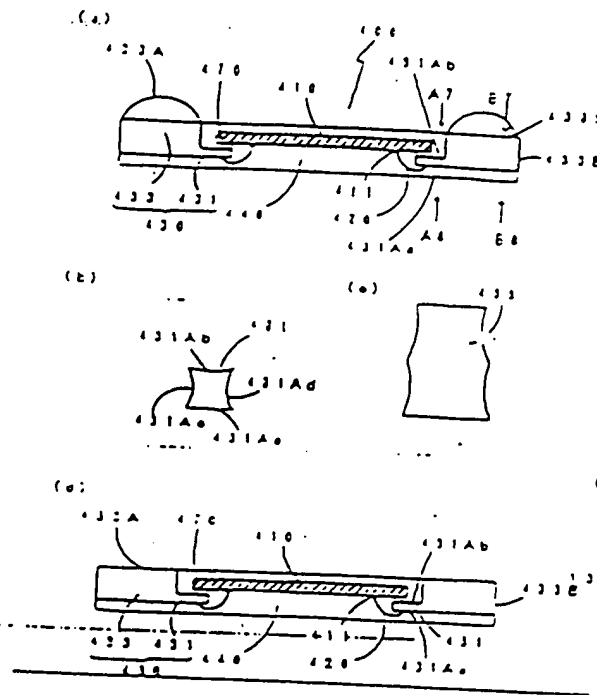
(26)



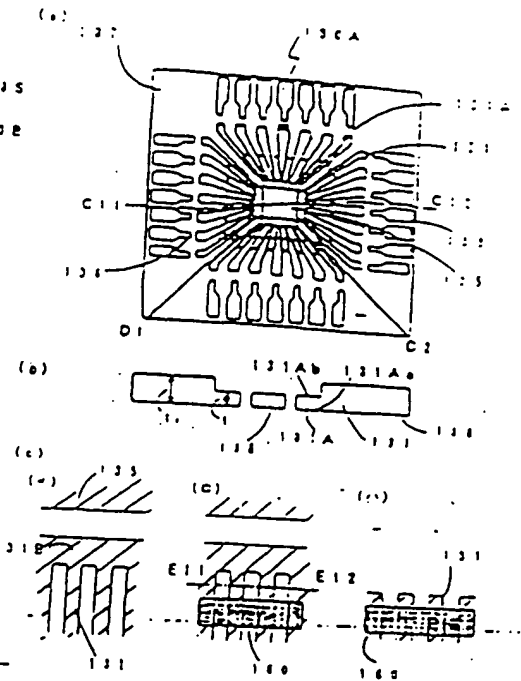
(25)



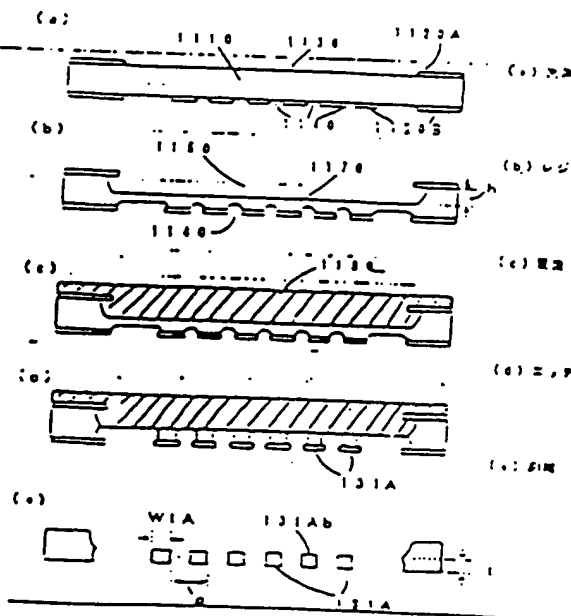
(27)



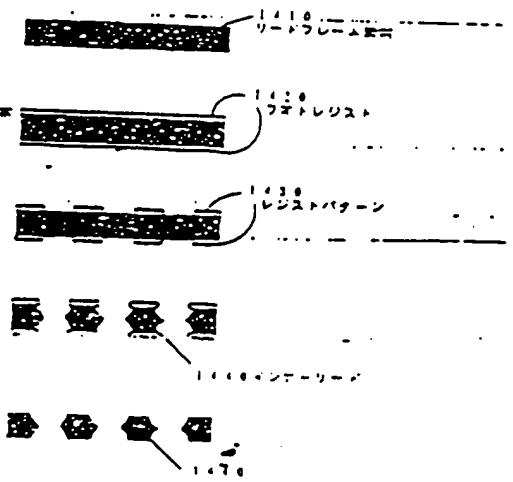
(28)



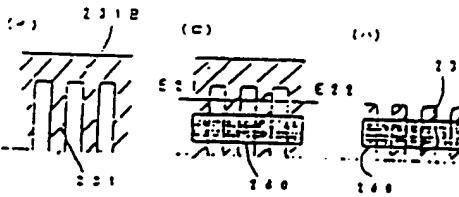
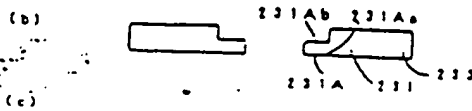
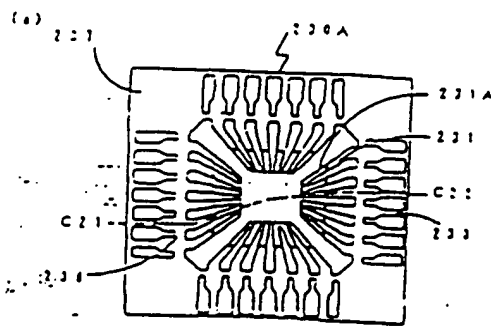
(29)



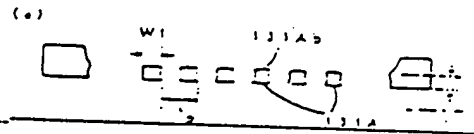
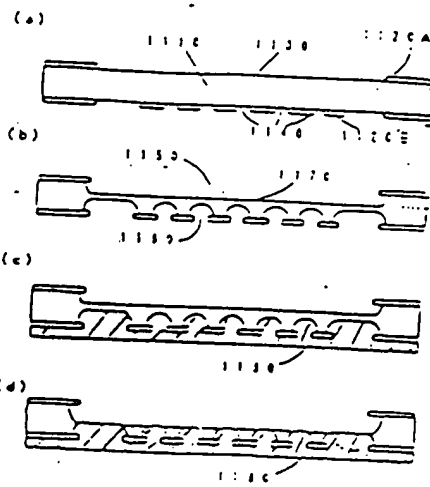
(30)



(210)



(212)



(215)

